

10/533751

PCT/IBUS/04093

BUNDESREPUBLIK DEUTSCHLAND 29 OCT 2003

Rec'd PCT/PTO 04 MAY 2005

**PRIORITY  
DOCUMENT**SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

REC'D 10 NOV 2003

WIPO

PCT

**Prioritätsbescheinigung über die Einreichung  
einer Patentanmeldung**

**Aktenzeichen:** 102 51 806.8

**Anmeldetag:** 07. November 2002

**Anmelder/Inhaber:** Philips Intellectual Property & Standards GmbH,  
Hamburg/DE  
(vormals: Philips Corporate Intellectual Property  
GmbH)

**Bezeichnung:** Schaltungsanordnung für einen Mikrocon-  
troller und Verfahren zum Betreiben eines  
Fernsteuerungsempfängers

**IPC:** H 04 Q 9/00

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-  
sprünglichen Unterlagen dieser Patentanmeldung.

München, den 23. Oktober 2003  
Deutsches Patent- und Markenamt  
Der Präsident  
Im Auftrag

Wehner

**PRIORITY DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)A 9161  
06/00  
EDV-L

BEST AVAILABLE COPY

BESCHREIBUNGSCHALTUNGSANORDNUNG FÜR EINEN MIKROCONTROLLER UND  
VERFAHREN ZUM BETREIBEN EINES FERNSTEUERUNGSEMPFÄNGERS

Die Erfindung betrifft eine Schaltungsanordnung für einen Mikrocontroller, der einem batteriebetriebenen, eventuell portablen Gerät und/oder einem Gerät, das seine elektrische Energie aus dem Netz bezieht, zugeordnet ist. Der Mikrocontroller soll energiesparend betrieben werden.

Die Erfindung betrifft außerdem einen Fernsteuerungsempfänger zum drahtlosen Empfang von Fernsteuerungssignalen, der einen verbesserten Energieverbrauch aufweisen soll. Die Empfangsbereitschaft (Stand by) des Fernsteuerungsempfängers führt dabei zu einem Entladen der Batterie und somit zu einer zeitlich beschränkten Einsatzfähigkeit der Batterie oder zu erhöhten Betriebskosten durch einen ständigen Verbrauch von Energie aus dem Netz, auch außerhalb des eigentlichen Betriebes des Gerätes.

15

Ein solches System zum drahtlosen Empfang von Fernsteuerungssignalen kann mit Hochfrequenz-, Ultraschall- oder Infrarot-Technik realisiert werden. Ein wesentlicher Anteil des Strombedarfes des Fernsteuerungsempfängers im Standby-Betrieb, also bei Empfangsbereitschaft, wird von dem Signalempfänger und dem Signaldecodierer verursacht. Dieser Strombedarf begrenzt den möglichen minimalen Energieverbrauch bzw. führt zu einer verkürzten Lebensdauer der Batterie. Empfang und Decodierung werden dabei im allgemeinen von zwei Bausteinen einer Schaltungsanordnung zum drahtlosen Empfang von Steuersignalen ausgeführt: einem Empfangsmodul und einem Mikrocontroller. Das Empfangsmodul kann dabei direkt an den Mikrocontroller angeschlossen sein. Dieser arbeitet kontinuierlich, Signale des Empfangsmoduls lösen einen Interrupt aus. Wechselt der Mikrocontroller zwischen der Verarbeitung zweier Signale in einen Ruhezustand (sleep mode), reduziert sich zwar der Stromverbrauch auf einen Bereich

20

25

von einigen Mikroampere, verzögert sich jedoch auch die Verarbeitung bei der Aktivierung (wake up) durch das Aktivierungssignal des Empfangsmoduls. Das Aktivierungssignal wird erzeugt, wenn ein (codiertes) Fernsteuerungssignal des zugeordneten Fernsteuerungssenders empfangen wird. Dadurch ist es nicht möglich, den ersten gesendeten Code des Fernsteuerungssenders vollständig zu erfassen. Wesentliche Ursachen für den Stromverbrauch im Mikrocontroller sind seine Arbeitsfrequenz und die Anzahl der Elemente, die mit dieser Arbeitsfrequenz schalten müssen. In dem Empfangsmodul ist beispielsweise eine IR-Empfangsdiode mit nachgeschalteten Verstärkern, Filter und Verstärkungsregelkreisen integriert. Am Ausgang liefert dieses Empfangsmodul ein binäres Signal, welches direkt mit dem Mikrocontroller oder einem Decodierbaustein verbunden werden kann. In der Standardausführung haben solche Empfangsmodule einen typischen Strombedarf von bis zu 5 mA, neueste stromsparende Versionen ab 0,2mA. Bei dem hier beschriebenen Stand der Technik wird der Mikrocontroller nur bei einem eingehenden Signal des Empfangsbausteins aktiv.

Aus der DE 100 54 529 A1 ist ein energiesparendes Verfahren für den drahtlosen Empfang von auf einem Trägersignal aufmodulierten Daten bekannt. Bei diesem Verfahren sind die Schaltungsteile des Empfangsmoduls in eine Gruppe, die intermittierend mit elektrischer Energie versorgt wird, und in eine Gruppe, die ununterbrochen versorgt wird, aufgeteilt. Auf den Mikrocontroller bzw. die Decodierung im allgemeinen wird dort nicht eingegangen.

Die EP 0 663 733 A1 betrifft eine Fernsteuerung für ein elektrisch betriebenes Gerät, welches bei Wiederinbetriebnahme über einen Versorgungsschalter wieder mit dem elektrischen Netz verbunden wird. Der Versorgungsschalter wird von einer Auswerteschaltung in Abhängigkeit von den Steuersignalen eines Empfangsteils betätigt. Eine batteriegespeiste Schaltung steuert dabei indirekt den Intervallschalter. Der Intervallschalter wird von einem Taktgeber gesteuert und schließt das Empfangsteil intermittierend an die Spannungsversorgungsschaltung an für die Zeit der Empfangsbereitschaft des Empfängers. Wenn das Empfangsteil zumindest einen Abschnitt eines Startsignale

empfängt, der von der Auswerteschaltung erkannt wird, wird der Taktgeber im Sinne eines dauernden Schließens des Intervallschalters für die Zeit der nachfolgenden Steuerungssignalübertragung angesteuert. Die im Anschluss an das Startsignal übertragenen Steuerungssignale können dann in üblicher Weise empfangen und für die Steuerung des Gerätes genutzt werden, welches zur Inbetriebnahme zunächst über den Versorgungsschalter an das elektrische Netz angeschlossen werden muss. Der Nachteil der dort beschriebenen Fernsteuerung ist, dass das Fernsteuerungssignal, das empfangen wird, einen Code aufweisen muss, der ein bestimmtes Startsignal aufweisen muss.

- 10 Eine Aufgabe der Erfindung ist es daher, für einen Mikrocontroller, der wechselweise aktiv oder im Ruhezustand (sleep mode) ist, eine Schaltungsanordnung anzugeben, welche einen geringen Energieverbrauch während des Ruhezustands des Mikrocontrollers aufweist. Eine weitere Aufgabe ist es, ein Verfahren zum Betreiben eines solchen Mikrocontrollers anzugeben. Es ist außerdem Aufgabe der Erfindung, einen Fernsteuerungsempfänger anzugeben, der einen geringen Energieverbrauch während der Empfangsbereitschaft aufweist und für herkömmliche Fernsteuerungscodes verwendet werden kann.

- 20 Die Aufgabe wird erfindungsgemäß gelöst durch eine Schaltungsanordnung für einen Mikrocontroller, der eingangsseitig direkt oder indirekt mit einem ein Ausgangssignal erzeugenden Modul verbunden ist und zwecks Versorgung mit seiner Arbeitsfrequenz mit einem Taktgeber verbunden werden kann. Die Schaltungsanordnung weist dabei zwischen dem Taktgeber und dem Mikrocontroller ein Schaltmittel auf, dessen Signaleingang an den Taktgeber angeschlossen ist, dessen Steuereingang mittelbar oder unmittelbar mit dem ein Ausgangssignal erzeugenden Modul verbunden ist und dessen Ausgang mit dem Mikrocontroller verbunden ist.

- 30 Immer wenn der Taktgeber mit dem Mikrocontroller verbunden ist, erhält dieser seine Arbeitsfrequenz und arbeitet kontinuierlich. Dabei verbraucht der Mikrocontroller Energie, die er über seine Versorgungsspannung bezieht. Durch das Zwischenschalten eines

Schaltmittels kann der Mikrocontroller von seiner Arbeitsfrequenz getrennt werden, ohne dass der Taktgeber ausgeschaltet wird. Der Taktgeber, beispielsweise ein Oszillator, benötigt beim Einschalten eine gewisse Zeit zum Einschwingen. Die dadurch entstehende Verzögerung bei der Signalverarbeitung wird bei der erfindungsgemäßen Schaltungsanordnung vermieden, da der Taktgeber selber nicht ausgeschaltet wird.

Es ist vorteilhaft, dass zwischen dem ein Ausgangssignal erzeugenden Modul und dem Schaltmittel ein Analyser angeordnet ist, wodurch Fehlschaltungen durch kurze Störimpulse verhindert werden. Der Analyser erkennt, ob das empfangene Signal ein Nutzsignal oder eine Störung ist. Im einfachsten Fall wird hierzu z.B. eine Anordnung aus zwei Widerständen, einer Diode, einem Kondensator und einem Schmitt Trigger Baustein verwendet. Das Ausgangssignal lädt über den ersten Widerstand den Kondensator, nach einer kurzen Verzögerungszeit wird der Schmitt Trigger geschaltet. Bricht innerhalb dieser kurzen Zeit das Signal  $S_{out}$  ab, so wird der Kondensator über beide Widerstände schnell entladen. Auf diese Weise können kurze und gestörte Signale unterdrückt werden. Das genaue Design des Analysers hängt von der Spezifikation des Ausgangssignals ab.

Es ist vorteilhaft das Ausgangssignal, das das Reaktivieren des Mikrocontrollers bewirkt, zu puffern. Um dies zu erreichen, ist bei einer Ausgestaltung der Erfindung das Ausgangssignal des Moduls mittelbar oder unmittelbar auf den Set-Eingang eines SR-Flip-Flops gelegt und der Ausgang des SR-Flip-Flops mit dem Steuereingang des Schaltmittels verbunden. Der Reset-Eingang liegt mittelbar oder unmittelbar an einem Ausgang des Mikrocontrollers an, so dass das Zurücksetzen des SR-Flip-Flops programmgesteuert erfolgt. Durch diese Anordnung wird der Ausgang des Flip-Flops "Logisch 1" bei Empfang des ersten Steuerungssignals nach der Deaktivierung des Mikrocontrollers. Dieses "Logisch 1"-Signal schaltet quasi das Schaltmittel durch und legt das Signal des Taktgebers an den Mikrocontroller an. Somit erhält der Mikrocontroller seine Arbeitsfrequenz, sobald ein Fernsteuerungssignal empfangen wird, damit dieses korrekt verarbeitet werden kann. Der Mikrocontroller selber erzeugt ein Reset-Signal,

welches auf den Reset-Eingang des SR-Flip-Flops gegeben wird, wodurch das Ausgangssignal des Flip-Flops auf "Logisch 0" gesetzt wird. Daraufhin sperrt das Schaltmittel und der Mikrocontroller wird von seiner Arbeitsfrequenz getrennt. Das Deaktivieren des Taktes erfolgt somit zu einem definierten Zeitpunkt, der von dem Mikrocontroller selber gesteuert wird. Die Deaktivierung des Taktes wird erst an einer vorbestimmten Stelle des Programms vom Mikrocontroller ausgeführt, so dass die Fortsetzung des Programms nach dem Anlegen des Taktes wieder an der richtigen Stelle beginnt.

10 Bei einer anderen Ausgestaltung der Erfindung wird das Ausgangssignal von einem JK-Flip-Flop gepuffert. Bei dieser erfindungsgemäßen Schaltungsanordnung ist zwischen dem das Ausgangssignal erzeugenden Modul und dem Schaltmittel ein erstes JK-Flip-Flop angeordnet ist und zwischen dem Mikrocontroller und dem K-Eingang des ersten JK-Flip-Flops ein zweites JK-Flip-Flop angeordnet. Dadurch wird erreicht, dass sowohl  
15 das als Aufwecksignal genutzte Ausgangssignal, als auch das vom Mikrocontroller selber erzeugte Reset-Signal zunächst gepuffert werden und dann taktgenau durchgeschaltet werden. Zu kurze oder falsche Taktimpulse, die das einwandfreie Arbeiten des Mikrocontrollers stören würden, werden durch das erste JK-Flip-Flop verhindert. Der Takt wird hierdurch immer bei der nächsten kompletten Periode ein- bzw. ausgeschaltet.

20 Durch das zweite JK-Flip-Flop wird der Takt immer exakt im übernächsten Zyklus nach Setzen des Stop Signals abgeschaltet, wodurch der Prozessor ausreichend Zeit erhält, seine definierte Ruheposition einzunehmen und das Stop Signal wieder zurückzusetzen.

Ein weiterer Vorteil der erfindungsgemäßen Schaltungsanordnung für einen Mikrocontroller ist, dass der kontinuierlich weiter laufende Takt auch für einen Zeitzähler verwendet werden kann, der eventuell mit dazwischengeschaltetem Teiler an den Taktgeber angeschlossen ist. Somit kann der Fernsteuerungsempfänger auch in einem Gerät verwendet werden, das im ausgeschalteten Zustand vom elektrischen Netz freigeschaltet ist, bei dem aber eine Uhr weiterlaufen soll. Der Mikrocontroller und der Zeitzähler  
30 können sich dabei einen Teil der Schaltung teilen und dadurch Kosten, Energie und Bauraum sparen.

Es ist vorteilhaft, als Taktgeber einen Oszillator oder Quarzgenerator niedriger Frequenz, d. h. ca. 30 bis 300 kHz, zu verwenden, da aufgrund der geringen Frequenz eine auf einen Taktzyklus genaue Schaltung besonders einfach und kostengünstig realisiert werden kann. Durch die Synchronisierung mit dem Takt werden unerwünschte Schaltzeitpunkte vermieden. Oszillatoren niedriger Frequenz benötigen relativ wenig Strom, wodurch der Energieverbrauch der gesamten Schaltungsanordnung gering gehalten wird, obwohl der Taktgeber ununterbrochen weiter läuft. Wird die erfindungsgemäße Schaltung in einem Fernsteuerungsempfänger verwendet muss diese relativ niedrige Frequenz ausreichend hoch für die Decodierung des Fernsteuerungssignals gewählt werden.

Bei einer besonders simplen und kostengünstigen Variante der Erfindung ist das Schaltmittel der Schaltungsanordnung ein UND-Verknüpfungsglied.

Bezüglich des Fernsteuerungsempfängers wird die Aufgabe erfindungsgemäß gelöst durch einen Fernsteuerungsempfänger mit einem Empfangsmodul für den Empfang eines codierten Fernsteuerungssignals, wobei das Empfangsmodul direkt oder indirekt mit einem Mikrocontroller für die Decodierung verbunden ist und der Mikrocontroller zwecks Versorgung mit seiner Arbeitsfrequenz mit einem Taktgeber verbunden werden kann. Der Fernsteuerungsempfänger weist dabei zwischen dem Taktgeber und dem Mikrocontroller ein Schaltmittel mit einem Signal- und einem Steuereingang auf, dessen Signaleingang an den Taktgeber angeschlossen ist, dessen Steuereingang mittel- oder unmittelbar mit dem Fernsteuerungsmodul verbunden ist und dessen Ausgang mit dem Mikrocontroller verbunden ist. Bei Empfang eines Fernsteuerungssignals oder auch eines störenden Fremdlichtes (z.B. von Leuchtstofflampen oder elektronischen Energiesparlampen) erzeugt das Empfangsmodul ein Ausgangssignal, das zwecks Decodierung an den Mikrocontroller gegeben wird, aber auch zwecks Reaktivierung an das Schaltmittel. Das von dem Empfangsmodul erzeugte Ausgangssignal ist also nicht nur Informationsträger, es ist erfindungsgemäß auch ein Aktivierungssignal, da die Tatsache seines Auftretens genutzt wird, um den Mikrocontroller zu aktivieren (wake up). An das

Aktivierungssignal können aber auch bestimmte Bedingungen geknüpft sein, beispielsweise eine bestimmte Form oder ein bestimmter Mindestpegel, damit eine Verwechslung mit Fremdlicht möglichst ausgeschlossen wird. Hierzu wird gegebenenfalls ein entsprechend aufgebauter Analyser verwendet.

5

Der Mikrocontroller soll reaktiviert werden, wenn das Empfangsmodul ein Fernsteuerungssignal ermittelt. Daher ist bevorzugt der Steuereingang des Schaltmittels mittelbar oder unmittelbar mit dem Ausgang des Empfangsmoduls verbunden. Bei Empfang eines Fernsteuerungssignals liefert das Empfangsmodul ein Ausgangssignal, welches sowohl dem Mikrocontroller, als auch dem Schaltmittel zugeführt wird. Wenn beide Eingänge, Signal- und Steuereingang, des Schaltmittels mit einem "Logisch 1"-Signal verbunden sind, wird der Takt des Taktgebers durchgeschaltet und der Mikrocontroller dadurch reaktiviert. Da der Taktgeber selber nicht abgeschaltet war und der Mikrocontroller zuvor an einer genau bekannten Position im Programmablauf gestoppt wurde, entfällt das Einschwingen und kann der Mikrocontroller sofort korrekt arbeiten, das Ausgangssignal des Empfangsmoduls wird vollständig bearbeitet.

10

15

Die Aufgabe wird auch erfindungsgemäß gelöst durch ein Verfahren zum Betreiben eines Mikrocontrollers, der zwecks Versorgung mit seiner Arbeitsfrequenz mit einem Taktgeber verbunden werden kann, bei dem der Programmablauf des Mikrocontrollers dessen Abschaltzeitpunkt (Umschaltung in den sleep mode) bestimmt und bei dem das Ausgangssignal eines Moduls das Reaktivieren des Mikrocontrollers bewirkt. Der Wechsel in die Empfangsbereitschaft erfolgt also durch die Software des Mikrocontrollers und das Reaktivieren durch die Hardware der Schaltungsanordnung, nämlich bei Auftreten eines Ausgangssignals des Eingangsmoduls.

20

25

Die bevorzugte Ausführungsform ist ein Verfahren zum Betreiben eines Fernsteuerungsempfängers mit einem eingangsseitigen Empfangsmodul für den Empfang eines codierten Fernsteuerungssignals, wobei das Empfangsmodul direkt oder indirekt mit einem Mikrocontroller für die Decodierung verbunden ist und der Mikrocontroller

30



zwecks Versorgung mit seiner Arbeitsfrequenz mit einem Taktgeber verbunden werden kann. Der Taktgeber wird dabei mit dem Mikrocontroller verbunden, wenn das Empfangsmodul ein Eingangssignal ermittelt und daraufhin ein Ausgangssignal für den Mikrocontroller erzeugt. Dieses Ausgangssignal wird zusätzlich auf ein Flip-Flop  
5 gegeben, welches so ausgelegt ist, dass es bei Erhalt des Ausgangssignals des Empfangsmoduls ein Flip-Flop-Ausgangssignal erzeugt, welches auf den Steuereingang eines Schmittmittels gelegt wird und dieses dadurch durchschaltet und den Mikrocontroller mit einem Arbeitstakt versorgt. Der Fernsteuerungsempfänger kann beispielsweise zu einem elektronischen Gerät gehören, dass während der Empfangsbereitschaft  
10 einen geringen Energieverbrauch aufweisen soll, da es batteriebetrieben (vom Netz getrennt) ist oder mit dem Stromnetz verbunden ist und gerade deswegen stromsparend sein soll.

Bei einer Variante der Erfindung wird ein zusätzlicher, aktivierbarer Taktgenerator höherer Frequenz als Taktgeber für den Mikrocontroller durchgeschaltet, sobald er seine  
15 Sollfrequenz erreicht hat. Das Erreichen der Sollfrequenz des zweiten Taktgenerators, beispielsweise ein RC-Oszillator, kann mittels einer Zehlschaltung und dem ersten Taktgeber festgestellt werden. Der zusätzliche Taktgenerator wird zwecks Energieeinsparung abgeschaltet, wenn er nicht benötigt wird. Gestartet wird er wiederum, wenn  
20 das Empfangsmodul ein Fernsteuerungssignal ermittelt und daraufhin ein Ausgangssignal für den Mikrocontroller erzeugt. Der erste Taktgeber mit der niedrigen Frequenz wird dabei rechtzeitig an den Mikrocontroller angelegt, so dass bei der Auswertung des empfangenen Signals kein Informationsverlust entsteht. Dann wird mit minimaler Verzögerung die hohe Taktfrequenz durchgeschaltet.

25 Der erfindungsgemäße Fernsteuerungsempfänger ermöglicht bei minimalem Aufwand weitere Energieeinsparungen. Da es in der Auswertung keine Zeitverzögerung gibt, erfolgt auch kein Informationsverlust.

Der Mikrocontroller des erfindungsgemäßen Fernsteuerungsempfängers steuert selber den Zeitpunkt seiner Deaktivierung (sleep mode). An einer vorbestimmten Stelle im Programm erzeugt der Mikrocontroller ein Reset-Signal für das Flip-Flop, wodurch das Schmittmittel den Taktgeber von dem Mikrocontroller trennt. Die Erfindung betrifft also  
5 ein Verfahren zum Energiesparen, bei dem der Übergang in den sleep mode im Mikrocontroller programmierbar ist und bei dem das von einer entsprechenden Vorrichtung erzeugte Ausgangssignal die Aktivierung des Mikrocontrollers bewirkt.

10 Den vorliegenden Erfindungen ist gemeinsam, dass der Mikrocontroller zwar deaktiviert wird (sleep mode), und dadurch weniger Energie verbraucht, der Taktgeber jedoch kontinuierlich weiter läuft und es dadurch beim Reaktivieren (wake up) des Mikrocontrollers zu keinen Datenverlusten durch ein verzögert ablaufendes Einschalten kommt.

Die Erfindung wird anhand der folgenden Figuren näher erläutert, wobei

15

Figur 1 / ein Blockschaltbild einer ersten Variante des erfindungsgemäßen Fernsteuerungsempfängers zeigt,

Figur 2 / ein Signaldiagramm zu der ersten Variante zeigt,

20

Figur 3 / ein Blockschaltbild einer zweiten Variante des erfindungsgemäßen Fernsteuerungsempfängers zeigt,

Figur 4 / ein Signaldiagramm zu der zweiten Variante zeigt und

25

Figur 5 / ein Beispiel für einen Analyser zeigt.

Figur 1 zeigt ein Blockschaltbild einer ersten Variante des erfindungsgemäßen Fernsteuerungsempfängers. Als Schmittmittel 5 wird hier ein UND-Verknüpfungsglied verwendet. Das Fernsteuerungssignal wird von einem Empfangsmodul 1 empfangen und in ein  
30

Ausgangssignal  $S_{out}$  umgewandelt. Das Ausgangssignal  $S_{out}$  wird sowohl dem Mikrocontroller 2 für die Decodierung zugeführt, als auch ein Analyser 3, welcher Fehlschaltungen durch kurze Störimpulse verhindert. Der Ausgang des Analysers 3 ist mit dem S-Eingang eines SR-Flip-Flops 4 verbunden, wodurch bei Empfang eines Fernsteuerungssignals der Q-Ausgang gesetzt wird. Der Q-Ausgang ist mit dem Steuereingang eines UND-Verknüpfungsglieds 5 verbunden, an dessen Signaleingang ein Taktgeber 6 anliegt. Der Taktgeber 6 läuft kontinuierlich weiter und wird an den Mikrocontroller 2 angelegt, wenn das SR-Flip-Flop 4 gesetzt ist. Der Taktgeber 6 wird wieder getrennt von dem Mikrocontroller 2, wenn der Mikrocontroller 2 über seine Verbindungsleitung mit dem R-Eingang des SR-Flip-Flops 4 diesem ein "Logisch 1"-Signal zuführt. Dadurch wird der Q-Ausgang des SR-Flip-Flops 4 auf "Logisch 0" gesetzt, wodurch das sich anschließende UND-Verknüpfungsglied 5 sperrt. Für das Empfangsmodul 1 und den Mikrocontroller 2 ist die Versorgungsspannung  $U_b$  dargestellt.

- 15 Figur 2 zeigt ein Signaldiagramm zu der ersten Variante des Fernsteuerungsempfängers. Das Ausgangssignal  $S_{out}$  des Empfangsmoduls 1 ist ein codiertes Signal, das aus mehreren Impulsen besteht und von dem Analyser 3 in ein kontinuierliches "Logisch 1"-Signal  $S_{AL}$  gewandelt wird. Der Taktgeber 6 produziert kontinuierlich sein Ausgangssignal  $S_{TG}$ . Nur, wenn auch das Ausgangssignal  $S_{FF}$  des Flip-Flops 4 "Logisch 1" ist, wird der Arbeitstakt AT an den Mikrocontroller 2 angelegt. Dieser wertet das Ausgangssignal  $S_{out}$  des Empfangsmoduls 1 aus. Wenn die Auswertung beendet ist und kein weiteres Signal vorhanden ist, läuft der Mikrocontroller 2 weiter bis zu einer vorbestimmten Halteposition im Programm. An dieser Stelle wird ein Reset-Signal für das SR-Flip-Flop 4 erzeugt und somit der Takt wieder von dem Mikrocontroller 2 getrennt.

25 Figur 3 zeigt ein Blockschaltbild einer zweiten Variante des erfindungsgemäßen Fernsteuerungsempfängers, die eine Störung bei der Auswertung im Mikrocontroller 2 durch zu kurze oder gleiche Taktimpulse verhindert. Bei dieser Variante wird das Ausgangssignal  $S_{AL}$  des Analysers 3 auf den J-Eingang eines ersten JK-Flip-Flops 7 gegeben.

Der Clock-Eingang des ersten Flip-Flops 7 ist mit dem Taktgeber 6 verbunden. Bei Empfang eines Fernsteuerungssignals wird das Ausgangssignal S\_AL des Analysers 3 "Logisch 1". Sobald danach an dem Clock-Eingang ein negativer Taktimpuls anliegt, wird der Q-Ausgang auf "Logisch 1" gesetzt. Dieses Ausgangssignal S\_FF1 wird auf das

5 UND-Verknüpfungsglied 5 gegeben, wodurch der Arbeitstakt AT mit der ersten vollständigen Periode ab dem Beginn des Fernsteuersignals an den Mikrocontroller 2 angelegt wird. Nach erfolgter Decodierung des Ausgangssignals S\_out des Empfangsmoduls 1 und wenn kein weiteres Ausgangssignal anliegt, gibt der Mikrocontroller 2 während des vorletzten Taktzyklus vor seiner Deaktivierung ein Stop-Signal auf den J-Eingang

10 eines zweiten JK-Flip-Flops 8. Dieses "Logisch 1"-Signal wird mit der abfallenden Flanke des nächsten Taktes des Taktgebers 6 an den Q-Ausgang als Reset-Signal Reset\_FF1 an den K-Eingang des ersten JK-Flip-Flops 7 weitergeleitet. Das Stop-Signal beginnt mit einer positiven Flanke des Arbeitstaktes AT und ist genau eine Periode des Arbeitstaktes AT lang. Dadurch wird sichergestellt, dass von zwei aufeinanderfolgenden

15 Impulsen des Arbeitstaktes AT die erste negative Flanke zur Erzeugung des Reset-Signals Reset\_FF1 und die zweite negative Flanke zum Rücksetzen des ersten JK-Flip-Flops 7 verwendet wird, wodurch das UND-Verknüpfungsglied 5 wieder den Mikrocontroller 2 von dem Taktgeber 6 trennt und das zweite JK-Flip-Flop 8 im darauffolgenden Taktzyklus vom ersten JK-Flip-Flop über den Ausgang /Q zurückgesetzt wird. In diesem Ausführungsbeispiel wird zusätzlich ein Zeitähler 9 von dem Taktgeber 6 bedient,

20 wobei ein Teiler 10 dazwischengeschaltet ist, der die Frequenz des Taktgebers 6 auf die vom Zeitähler 9 benötigte Frequenz transformiert. Die gemeinsame Nutzung des Taktgebers 6 durch die Decodiereinrichtung und durch den Zeitähler 9 führt zu Energie- und Platzeinsparungen. Die festverschaltete (Hardware) Realisierung des Zeitzählers ermöglicht nach dem Wiedereinschalten des Gerätes eine Rückgewinnung der Uhrzeit

25 oder der inzwischen vergangenen Zeit, wodurch diese Funktion vollständig ohne den Mikrocontroller erfüllt werden kann.

Figur 4 zeigt ein Signaldiagramm zu der zweiten Variante des erfindungsgemäßen Fernsteuerungsempfängers. Wenn das Empfangsmodul 1 ein Eingangssignal ermittelt,

30

erzeugt es ein entsprechend codiertes Ausgangssignal S\_out. Der Analyser 3 wandelt das codierte Signal in ein kontinuierliches "Logisch 1"-Signal S\_AL. Der Taktgeber 6 produziert kontinuierlich sein getaktetes Ausgangssignal S\_TG. Dieses wird als Arbeitstakt AT an den Mikrocontroller 2 erst dann angelegt, wenn das Ausgangssignal S\_AL des Analysers 3 "Logisch 1" ist und die nächste negative Flanke des Taktes erfolgt. Der Mikrocontroller 2 wird taktgenau mit einer fallenden Flanke von seinem Arbeitstakt AT getrennt, wenn das von dem Programm erzeugte Stop-Signal an dem zweiten JK-Flip-Flop 8 durchgeschaltet wird und als Reset-Signal Reset\_FF 1 am K-Eingang des Flip-Flops 7 anliegt. Das Programm des Mikrocontrollers ist so ausgelegt, das zu diesem Zeitpunkt das Stop Signal bereits wieder zurückgesetzt ist. Im anschließenden Taktzyklus wird auch das gepufferte Stop Signal Reset\_FF1 wieder zurückgesetzt.

Figur 5 zeigt ein Beispiel für einen Analyser: Hinter dem Eingang für das Ausgangssignal S\_out ist erster Widerstand R1 parallel zu einer Diode D mit einem zweiten Widerstand R2 angeordnet. Das Ausgangssignal S\_AL wird von einem Schmitt Trigger erzeugt. Das Ausgangssignal S\_out lädt über den ersten Widerstand R1 einen Kondensator C, nach einer kurzen Verzögerungszeit wird der Schmitt Trigger geschaltet. Bricht innerhalb dieser kurzen Zeit das Ausgangssignal S\_out ab, so wird der Kondensator C über beide Widerstände R1, R2 schnell entladen.

PATENTANSPRÜCHE

1. Schaltungsanordnung für einen Mikrocontroller (2), der eingangsseitig direkt oder indirekt mit einem ein Ausgangssignal (S\_out) erzeugenden Modul verbunden ist und zwecks Versorgung mit seiner Arbeitsfrequenz mit einem Taktgeber verbunden werden kann,

5

dadurch gekennzeichnet,

dass die Schaltungsanordnung zwischen dem Taktgeber (6) und dem Mikrocontroller (2) ein Schaltmittel (5) aufweist und, dass der Signaleingang des Schaltmittels (5) an den Taktgeber (6) angeschlossen ist, der Steuereingang des Schaltmittels (5) mittelbar oder unmittelbar mit dem ein Ausgangssignal erzeugenden Modul verbunden ist und der Ausgang mit dem Mikrocontroller (2) verbunden ist.

10

15 2. Schaltungsanordnung nach Anspruch 1,

dadurch gekennzeichnet,

dass zwischen dem ein Ausgangssignal (S\_out) erzeugenden Modul und dem Schaltmittel (5) ein Analyser (3) angeordnet ist.

20

3. Schaltungsanordnung nach einem der vorangehenden Ansprüche,

dadurch gekennzeichnet,

- 5 dass das Ausgangssignal des Moduls mittelbar oder unmittelbar auf den Set-Eingang eines SR-Flip-Flops (4) gelegt ist, der Ausgang des SR-Flip-Flops (4) mit dem Steuereingang des Schaltmittels (5) verbunden ist und der Reset-Eingang mittelbar oder unmittelbar an einem Ausgang des Mikrocontrollers (2) anliegt.

10

4. Schaltungsanordnung nach einem der Ansprüche 1 oder 2,

dadurch gekennzeichnet,

- 15 dass zwischen dem das Ausgangssignal (S\_out) erzeugenden Modul und dem Schaltmittel (5) ein erstes JK-Flip-Flop (7) angeordnet ist und zwischen dem Mikrocontroller (2) und dem K-Eingang des ersten JK-Flip-Flops (7) ein zweites JK-Flip-Flop (8) angeordnet ist.

20

5. Schaltungsanordnung nach einem der vorangehenden Ansprüche,

dadurch gekennzeichnet,

- 25 dass ein Zeitzähler (9) an den Taktgeber (6) angeschlossen ist.

6. Schaltungsanordnung nach einem der vorangehenden Ansprüche,

dadurch gekennzeichnet,

5 dass der Taktgeber (6) ein Oszillator oder Quarzgenerator niedriger Frequenz ist.

7. Schaltungsanordnung nach einem der vorangehenden Ansprüche,

10 dadurch gekennzeichnet,

dass das Schaltmittel ein UND-Verknüpfungsglied ist.

15 8. Fernsteuerungsempfänger mit einem Empfangsmodul für den Empfang eines codierten Fernsteuerungssignals, wobei das Empfangsmodul direkt oder indirekt mit einem Mikrocontroller für die Decodierung verbunden ist und der Mikrocontroller zwecks Versorgung mit seiner Arbeitsfrequenz mit einem Taktgeber verbunden werden kann,

20 dadurch gekennzeichnet,

dass der Fernsteuerungsempfänger zwischen dem Taktgeber und dem Mikrocontroller ein Schaltmittel mit einem Signal- und einem Steuereingang aufweist und, dass der  
25 Signaleingang des Schaltmittels an den Taktgeber angeschlossen ist, der Steuereingang mittel- oder unmittelbar mit dem Fernsteuerungsmodul verbunden ist und der Ausgang mit dem Mikrocontroller verbunden ist.



9. Verfahren zum Betreiben eines Mikrocontrollers, der zwecks Versorgung mit seiner Arbeitsfrequenz mit einem Taktgeber verbunden werden kann,

dadurch gekennzeichnet,

5

dass der Programmablauf des Mikrocontrollers den Abschaltzeitpunkt (Wechsel in den sleep mode) bestimmt und das Ausgangssignal (S\_out) das Reaktivieren des Mikrocontrollers bewirkt.

10

10. Verfahren zum Betreiben eines Fernsteuerungsempfängers mit einem Empfangsmodul (1) für den Empfang eines codierten Fernsteuerungssignals, wobei das Empfangsmodul (1) direkt oder indirekt mit einem Mikrocontroller (2) für die Decodierung verbunden ist und der Mikrocontroller (2) zwecks Versorgung mit seiner Arbeitsfrequenz mit einem Taktgeber (6) verbunden werden kann,

dadurch gekennzeichnet,

20

dass der Taktgeber (6) mit dem Mikrocontroller (2) verbunden wird, wenn das Empfangsmodul (1) ein Eingangssignal ermittelt und daraufhin ein Ausgangssignal (S\_out) für den Mikrocontroller (2) erzeugt und dass dieses Ausgangssignal (S\_out) zusätzlich auf ein Flip-Flop (4, 7) gegeben wird, welches so ausgelegt ist, dass es bei Erhalt des Ausgangssignals (S\_out) des Empfangsmoduls (1) ein Flip-Flop-Ausgangssignal (S\_FF) erzeugt, welches auf den Steuereingang eines Schaltmittels (5) gelegt wird und dieses dadurch durchschaltet und den Mikrocontroller (2) mit einem Arbeitstakt (AT) versorgt.

25

11. Verfahren nach Anspruch 10,

dadurch gekennzeichnet,

- 5 dass ein zusätzlicher, aktivierbarer Taktgenerator höherer Frequenz als Taktgeber für den Mikrocontroller (2) durchgeschaltet wird, sobald der zusätzliche, aktivierbare Taktgenerator seine Sollfrequenz erreicht hat.

Fig. 1

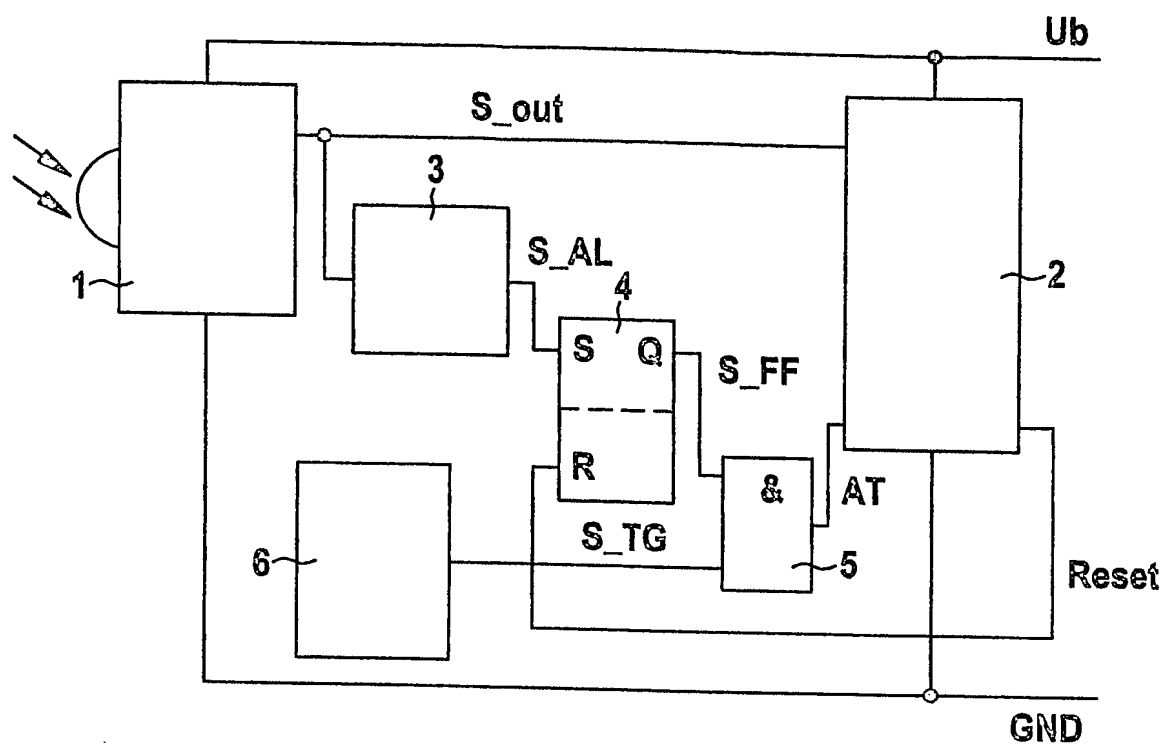


Fig. 2

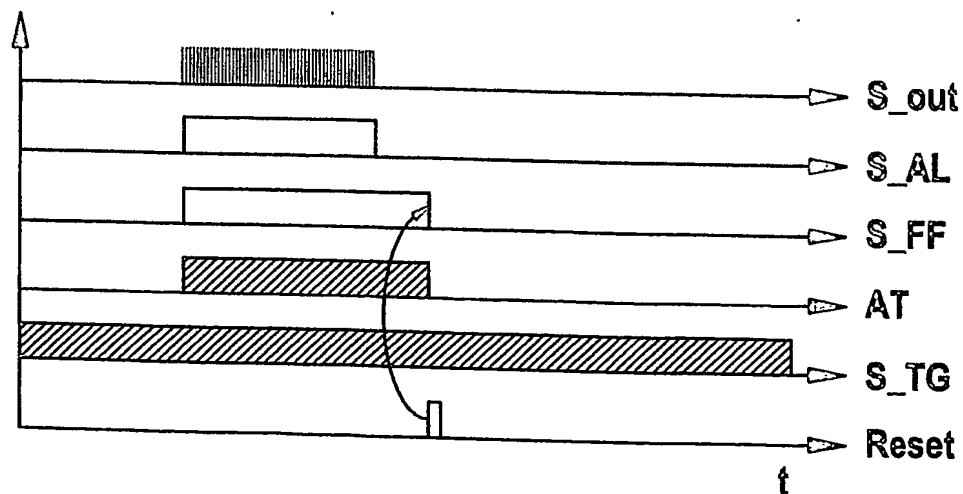


Fig. 3

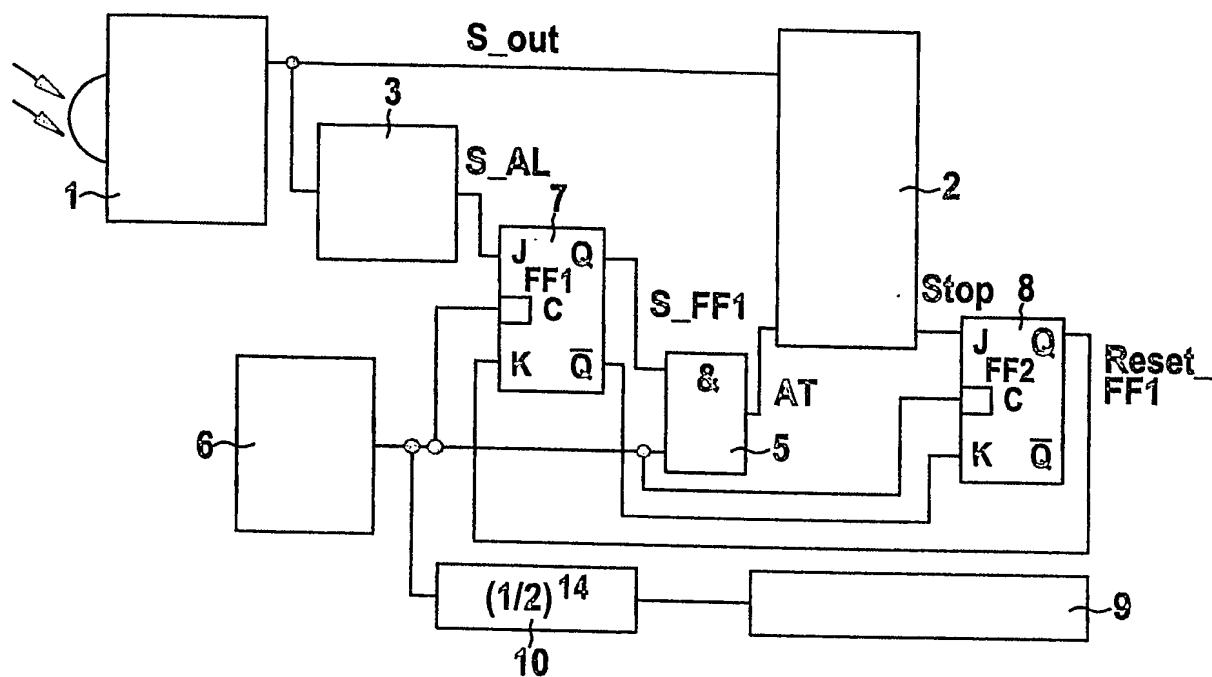


Fig. 4

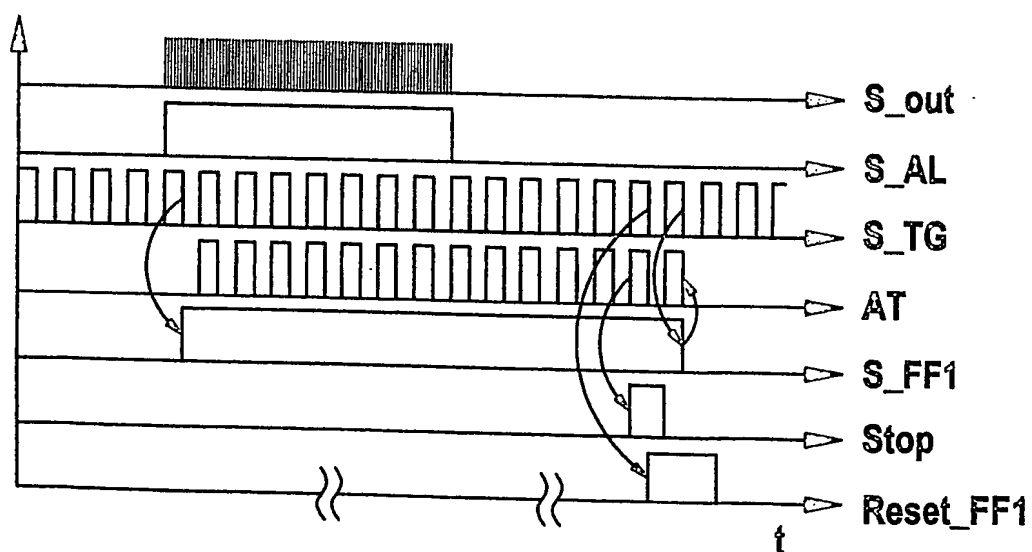
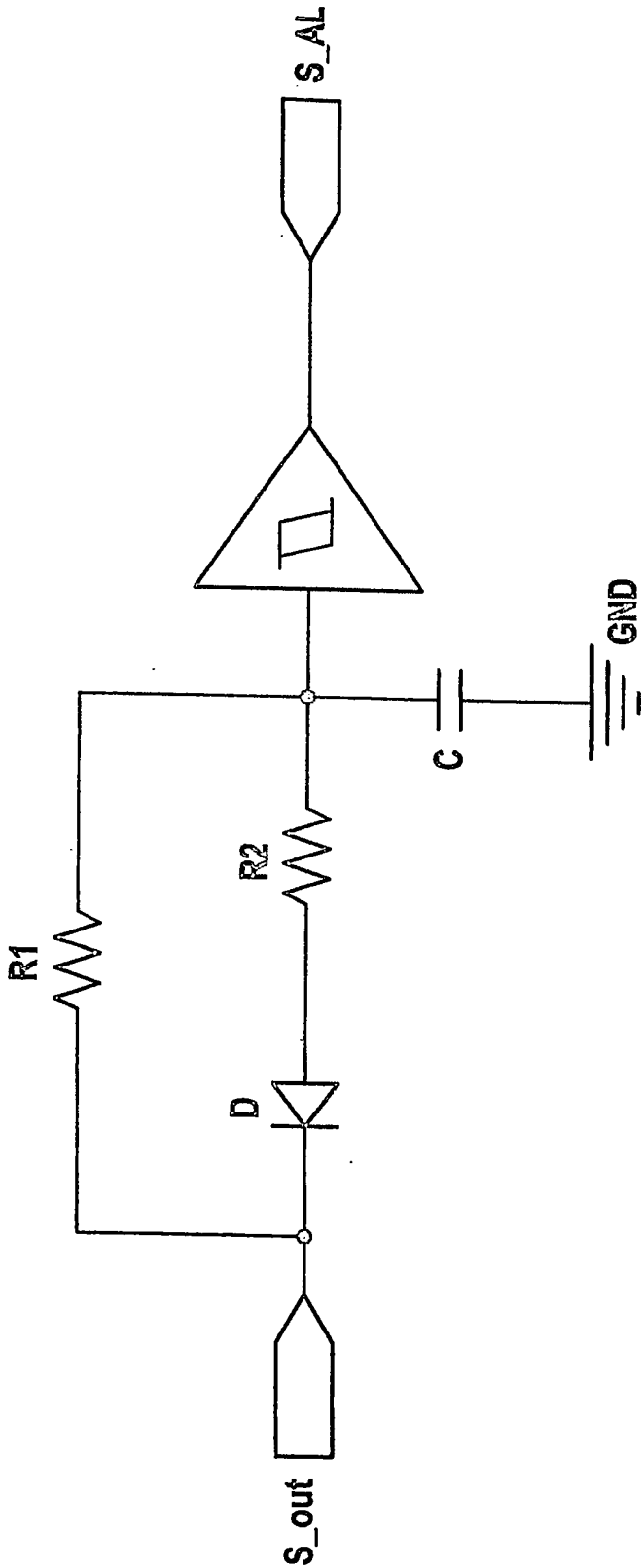


Fig. 5



ZUSAMMENFASSUNGSCHALTUNGSANORDNUNG FÜR EINEN MIKROCONTROLLER UND  
VERFAHREN ZUM BETREIBEN EINES FERNSTEUERUNGSEMPFÄNGERS

- 5 Schaltungsanordnung für einen Mikrocontroller mit verbessertem Energieverbrauch, welcher dadurch erreicht wird, dass der Mikrocontroller (2) nur für die Dauer der Auswertung eines Signals mit seinem Arbeitstakt verbunden wird. Zwischen dem Mikrocontroller (2) und dem Taktgeber (6) ist ein Schaltmittel (5) angeordnet, welches den Arbeitstakt durchschaltet, wenn auch an dem Steuereingang ein "Logisch 1"-Signal anliegt. Dieses "Logisch 1"-Signal wird beispielsweise bei Empfang eines Fernsteuerungssignals durch Setzen eines Flip-Flops (4, 7) erzeugt. Der Programmablauf der Mikrocontrollers (2) wird an einem definierten Haltepunkt gestoppt, so dass ein Einschwingen entfällt.

15 (Fig. 1)

Fig. 1

